

PCT

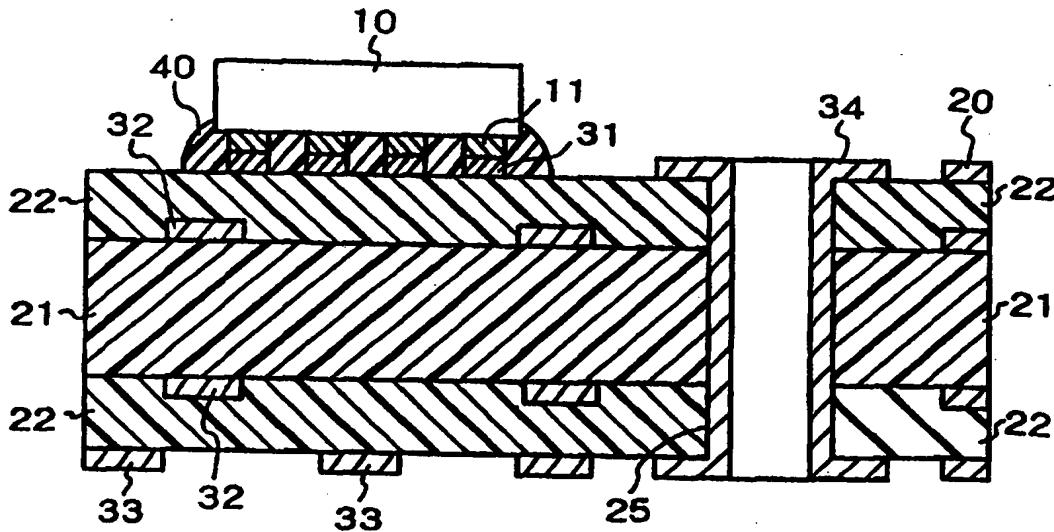
世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6 H01L 21/60	A1	(11) 国際公開番号 WO98/20542
		(43) 国際公開日 1998年5月14日(14.05.98)
(21) 国際出願番号 PCT/JP97/04003		山本和徳(YAMAMOTO, Kazunori)[JP/JP] 〒305 茨城県つくば市花畠1-3-14 Ibaraki, (JP)
(22) 国際出願日 1997年11月4日(04.11.97)		鶴 義之(TSURU, Yoshiyuki)[JP/JP] 〒308 茨城県下館市幸町三丁目11-10 Ibaraki, (JP)
(30) 優先権データ 特願平8/292050 特願平8/320116 特願平9/298938	JP JP JP	稻田祐一(INADA, Teiichi)[JP/JP] 〒308 茨城県下館市女方248 川島ハウス4-103 Ibaraki, (JP) 島田 雄(SHIMADA, Yasushi)[JP/JP] 〒300-22 茨城県つくば市島名664 Ibaraki, (JP)
(71) 出願人 (米国を除くすべての指定国について) 日立化成工業株式会社 (HITACHI CHEMICAL COMPANY, LTD.)[JP/JP] 〒163-04 東京都新宿区西新宿二丁目1番1号 Tokyo, (JP)		(74) 代理人 弁理士 富田和子, 外(TOMITA, Kazuko et al.) 〒220 神奈川県横浜市西区北幸2丁目9-10 横浜HSビル7階 Kanagawa, (JP)
(72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 竹村貢三(TAKEMURA, Kenzo)[JP/JP] 〒307 茨城県結城市結城8237-1 Ibaraki, (JP) 渡辺伊津夫(WATANABE, Itsuo)[JP/JP] 〒308 茨城県下館市一本松1194-6 Ibaraki, (JP) 永井 朗(NAGAI, Akira)[JP/JP] 〒305 茨城県つくば市松代3-4-1-B306 Ibaraki, (JP) 渡辺 治(WATANABE, Osamu)[JP/JP] 〒300-32 茨城県つくば市花畠1-15-18 日立化成紫峰寮A402号 Ibaraki, (JP) 小島和良(KOJIMA, Kazuyoshi)[JP/JP] 〒300-32 茨城県つくば市花畠1-15-18 日立化成紫峰寮B207号 Ibaraki, (JP) 中祖昭士(NAKASO, Akishi)[JP/JP] 〒329-02 栃木県小山市乙女1丁目29-29 Tochigi, (JP)		(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, HU, IL, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, KE, LS, MW, SD, SZ, UG, ZW), ヨーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG).
		添付公開書類 国際調査報告書

(54) Title: ELECTRONIC PARTS DEVICE

(54) 発明の名称 電子部品装置



(57) Abstract

A mounting board (20) on which a semiconductor chip (10) is mounted is manufactured by subjecting the surface copper foil of a double-sided copper-clad glass-epoxy resin laminated sheet (21) to formation of circuit (32) and inner-layer bonding, sticking an epoxy adhesive film with copper foil upon the surface of the inner-layer circuit under pressure, forming a through hole (25) through the sheet, and subjecting the board to electroless copper plating, formation of circuits (31, 33) by a subtractive method, and solder coating. The bump electrodes (11) of the semiconductor chip (10) are bonded to the board (20) through an adhesive film (40).

(57) 要約

半導体チップ 10 を実装基板 20 に搭載するものにおいて、ガラスエポキシ樹脂両面銅張り積層板 21 の表面銅箔を回路加工 32、及び内層接着処理を施し、次ぎに、前記内層回路表面に銅箔付きエポキシ接着フィルムをプレス積層接着し、これにスルーホール 25 をあけ、無電解銅めっき、サブトラクト法による外層回路加工 31 と 33、及びはんだコートを施した実装基板 20 を得る。

半導体チップの突起電極 11 と実装基板とを接着剤フィルム 40 により接続する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード（参考情報）

AL	アルバニア	FI	フィンランド	LT	リトアニア	SN	セネガル
AM	アルメニア	FR	フランス	LU	ルクセンブルグ	SZ	スウェーデン
AT	オーストリア	GA	ガボン	LV	ラトヴィア	TD	チャード
AU	オーストラリア	GB	英國	MC	モナコ	TG	トーゴ
AZ	アゼルバイジャン	GEE	グルジア	MD	モルドヴァ	TJ	タジキスタン
BA	ボスニア・ヘルツェゴビナ	GH	ガーナ	MG	マダガスカル	TM	トルクメニスタン
BB	バルバドス	GM	ガンビア	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BEE	ベルギー	GN	ギニア	ML	マリ	TT	トリニダッド・トバゴ
BFF	ブルキナ・ファソ	GW	ギニア・ビサオ	MN	モンゴル	UAGS	ウガンダ
BG	ブルガリア	GR	ギリシャ	MR	モーリタニア	UUSZ	米国
BJR	ベナン	HU	ハンガリー	MW	マラウイ	VUN	ウズベキスタン
BR	ブラジル	ID	インドネシア	MX	メキシコ	YU	ギニアトナム
BYA	ベラルーシ	IE	アイルランド	NE	ニジェール	ZW	ユーロースラヴィア
CAA	カナダ	IL	イスラエル	NO	オランダ		ジンバブエ
CCF	中央アフリカ	IT	アイスランド	NZ	ノールウェー		
CG	コンゴ共和国	JP	日本	PL	ニュージーランド		
CH	スイス	KE	ケニア	PT	ポーランド		
CI	コートジボアール	KG	キルギス	RO	ポルトガル		
CM	カメルーン	KR	北朝鮮	RU	ルーマニア		
CNU	中国	KZ	韓国	SD	ロシア		
CY	キューバ	KZ	カザフスタン	SE	スリランカ		
CZ	クロアチア	LC	セント・ルシア	SSE	スウェーデン		
DE	ドイツ	LK	リビテンシティ	SG	シンガポール		
DK	デンマーク	LR	スリランカ	SI	スロバキア		
EE	エストニア	LS	リベリア	SK	スロヴェニア		
ES	スペイン	LS	レソト	SL	シエラ・レオネ		

明細書

電子部品装置

技術分野

本発明は、半導体装置等の電子部品に係り、特に、半導体チップの接続用電極と半導体実装用基板上の対応する接続用電極とを当接させ、異方導電性接着剤等の接着剤で接着固定すると共に、両者の電極同士を電気的に接続する半導体装置等の電子部品装置に関する。

背景技術

一般に、半導体チップをフェイスダウンボンディング方式により実装基板に直接実装する方法として、半導体チップの電極部分にはんだバンプを形成し実装基板にはんだ接続するフリップチップ方式、および、半導体チップに設けた突起電極に導電性接着剤を塗布し実装基板電極に接着する接続方法が用いられている。

また、半導体チップ等の電子部品と実装基板とを機械的な電極接続により電気的に接続する方法として、導電粒子を分散させた異方導電性接着剤がある。すなわち、接着フィルムを電子部品と電極や回路との間に設け、加圧または

加熱加圧手段を構じることによって、両者の電極同士が電気的に接続されると共に、隣接電極間の絶縁性を付与して、電子部品と回路とが接着固定されるものである。この機械的な電極接続による実装方法は、現在ガラス基板で適用されているほか、汎用性の高いガラスクロス補強樹脂製の配線板に適用する検討が進められている。

さらに、半導体チップ等の電子部品と実装基板とを機械的な電極接続により電気的に接続する方法として、半導体チップの電極に金バンプを形成し、実装基板側の金電極と機械的に接触させると共に熱硬化性もしくは光硬化性接着剤により保持固定化する方法も提案されている。

実装基板として用いられるガラスクロス補強樹脂製の配線板は、配線密度に優れ、かつ、経済的に多層配線化でき、配線板材料としてもっとも一般的に利用されている。しかし、従来のFR-4グレードのガラスクロス補強樹脂製配線板では、X及びY方向の線膨張率がチップに比して大きく、またガラスクロス補強樹脂製配線板の弾性率が高いことから、半導体チップ／接着剤／実装基板の実装構造に発生する熱サイクル時の熱応力が大きく、前記実装構造の接続信頼性が低下するという問題があった。

また、ガラスクロスが補強材として入っていることから、表面に形成された電極の表面はガラスクロスの織りに沿って周期的にうねりを繰り返すため、電極の高さにばらつきが生じて接続信頼性が低下するという問題があった。

発明の開示

本発明は、導電粒子を分散させた異方導電性接着剤等の接着剤により、半導体チップ等の電子部品と実装基板とを機械的な電極接続で電気的な接続を得るに際し、上記問題点に鑑みてなされたもので、半導体チップを多層配線板による実装基板に接続でき、長期接続信頼性に優れた半導体装置等の電子部品装置を提供するものである。

本発明は、実装基板と、その実装基板に搭載される少なくとも1の電子部品とを有し、前記電子部品は、前記実装基板と接する側に接続電極を有し、前記実装基板は、その表面に、搭載すべき電子部品の接続電極に対応する接続用電極端子を有し、前記電子部品は、前記実装基板表面の搭載すべき位置の前記接続用電極端子上に、それ自身の接続電極を対応させて載置され、前記電子部品の前記接続電極が形成されている面と前記実装基板表面とが接着剤を介して接着固定され、前記接続用電極端子と前記電子部品の接続電極とが電気的に接続され構成される電子部品装置において、

前記実装基板は、

複数層の絶縁層と、

前記各絶縁層を介して配置される複数層の配線層と、

予め定められた前記配線層間を電気的に接続するため、

前記絶縁層のうちの少なくとも一部の層を貫通して設けられる導体とを有し、

前記複数層の絶縁層は、

ガラス基材で補強された樹脂を含む少なくとも1層以上の第1の絶縁層と、

最外層として、少なくとも前記電子部品が接着固定される側の1層を構成する第2の絶縁層と、

前記第1の絶縁層のDVE法で測定される貯蔵弾性率をE1、前記第2の絶縁層のDVE法で測定される貯蔵弾性率をE2とすると、

$$E_2 = 0.01 E_1 \sim 0.5 E_1$$

であることを特徴とする電子部品装置である。

前記貯蔵弾性率は、例えば、レオロジ株式会社製レオスペクトラDVE-4（引っ張りモード、周波数10Hz、 $5^{\circ}\text{C}/\text{min}$ で昇温、 $-40^{\circ}\text{C} \sim 250^{\circ}\text{C}$ まで測定）を用いて測定することができる。貯蔵弾性率E1、E2は、ガラス転位温度Tg以下の同じ温度での値で比較される。

本発明により、半導体チップ等の電子部品と実装基板との接続信頼性に優れる半導体装置等の電子部品装置を得ることができる。

図面の簡単な説明

図 1 は、本発明の電子部品装置の構成の一例を示す断面図である。

図 2 は、電子部品と実装基板との接続状態の一例を示す断面図である。

発明を実施するための最良の形態

半導体チップを実装基板に接続する例について、図 1 および図 2 を参照して説明する。図 1 は、半導体チップと実装基板とを、導電粒子を含まない接着剤を用いて接続した例を示す。図 2 は、図 1 の場合において、半導体チップと実装基板とを、導電粒子を含む接着剤を用いて接続する場合の接続部を示す。

図 1 に示す電子部品装置は、実装基板 20 と、それに実装された半導体チップ 10 とで構成される。なお、図 1 は、電子部品装置の一部を示すもので、実際には、実装基板 20 上に、他の半導体チップ等の他の部品が搭載される。

半導体チップ 10 は、その一つの面に、接続電極 11 となる突起電極（バンプ）が形成されている。この接続電極 11 を介して、実装基板と電気的に接続される。

実装基板 20 は、複数層の絶縁層 21、22 と、前記各絶縁層 21、22 を介して配置される複数層の配線層 32、

3 3 と、前記半導体チップ 1 0 の接続電極 1 1 と接続するための接続用電極端子 3 1 と、前記配線層 3 2 、 3 3 のうちの、特定の配線層間を電気的に接続するため前記絶縁層 2 1 、 2 2 を貫通して設けられる導体 3 4 とを有する。前記導体 3 4 を貫通させるため、絶縁層 2 1 、 2 2 には、必要な箇所に、スルーホールとするための孔 2 5 が設けられる。すなわち、この実装基板は、樹脂複合系多層配線板を構成する。ここで、配線層 3 2 は、内層回路として設けられ、配線層 3 3 および接続用電極端子 3 1 は、外層回路として設けられる。接続用電極端子 3 1 は、その上にチップを搭載するための導体回路として機能する。

半導体チップ 1 0 に設けた接続電極 1 1 である突起電極（バンプ）は、実装基板 2 0 の表面に設けた接続用電極端子 3 1 と位置合わせされる。半導体チップ 1 0 と実装基板 2 0 間に、接着のためのフィルム状の接着剤 4 0 が配置される。この状態で、半導体チップ 1 0 側から加圧加熱することにより、接着剤 4 0 は、流動し、硬化することにより、半導体チップ 1 0 に設けた接続電極 1 1 と実装基板 2 0 表面に設けた接続用電極端子 3 1 とが直接機械的に接して、電気的な接続を得る。

導電粒子 4 1 を分散させた異方導電性接着剤等の接着剤 4 0 を用いる場合には、図 2 に示すように、接続電極 1 1 と接続用電極端子 3 1 が、それらの間に導電粒子 4 1 が介在した状態で接続されると共に、接着固定される。異方導

電性接着剤40を用いる場合、接続すべき対向する電極面を圧接させるようにした状態では、対向電極間では、それらの間に存在する導電粒子を介して導通が行なわれる。また、隣接する電極間では、接着剤は、導電粒子を内包するものの、導電粒子の密度が低いため、導電性を示さない。

前記実装基板20は、ガラス基材で補強された樹脂よりも少なくとも1層以上の第1の絶縁層21と、最外層として、少なくとも前記電子部品が接着固定される側の1層を構成する第2の絶縁層22とを有する。なお、図1の例では、前記電子部品が接着固定される側とは異なる側にも第2の絶縁層22を設けている。また、図1の例では、絶縁層21を1層のみ示しているが、本発明は、これに限られない。絶縁層21を複数設けることができる。また、第2の絶縁層22についても、前記の他にさらに設けることができる。

前記実装基板20は、第1の絶縁層21のDVE法で測定される貯蔵弾性率（以下、弾性率という）をE1、第2の絶縁層22のDVE法で測定される弾性率をE2とする

$$E_2 = 0.01 E_1 \sim 0.5 E_1$$

となるように、絶縁層が構成された多層配線板である。

ここで、前記E2は、

$$E_2 = 0.05 E_1 \sim 0.2 E_1$$

が好ましい。

多層配線板の最外層を構成する第2の絶縁層（ガラスクロス等のガラス基材を用いない絶縁層の硬化後（熱可塑性樹脂の場合は積層後））のDVE法で測定される弾性率が、

$$25^{\circ}\text{C} \quad 10^2 \sim 10^4 \text{ MPa}$$

$$100^{\circ}\text{C} \quad 10^1 \sim 10^3 \text{ MPa}$$

であることは、さらに接続信頼性について好適である。

前記実装基板20を、ガラスクロスを用いた絶縁層により構成された基材もしくは1層以上の導体回路を有する配線基板上に、絶縁層と導体回路層とを交互に形成した、ビルドアップ多層基板で構成することができる。前記実装基板20が、このようなビルドアップ多層基板であることは、本発明の構成を達成するのに、好適な構成である。

前記多層配線板で、第1の絶縁層の少なくとも1つが、平面方向の線膨張率が $13 \text{ ppm}/\text{C}$ 以下の絶縁層であることは、該多層配線板全体の熱膨張率を低下させるのに好適であり、接続信頼性の向上が図れる。

本発明における実装基板20は、絶縁層の最外層となる絶縁層22に、ガラスクロスを含まない樹脂フィルムを用いることもできる。

この樹脂フィルムは、エポキシ樹脂、ポリイミド樹脂、ポリアミドイミド樹脂、变成ポリフェニレンエーテル樹脂、フェノキシ樹脂、アミドエポキシ樹脂、フェノール樹脂やこれらの混合物、共重合物等が使用でき、これらに、アクリルゴム、アクリロニトリルゴム、フェノキシ樹脂、PV

B等の可撓性を付与する高分子化合物を混ぜて使用することもできる。またポリサルファン、ポリエーテルサルファン、ポリエーテルエーテルケトン、全芳香族液晶ポリエステル、フッ素系樹脂などの耐熱性熱可塑性エンジニヤリングプラスチックのフィルムも使用できる。

前記樹脂フィルム中に有機もしくは無機のフィラーを含むものが使用できる。

また、本樹脂フィルムの厚さは、20～100μmが好ましい。

さらに、本発明の実装基板20のガラス基材で補強された樹脂で構成される第1の絶縁層には、無機のフィラーを含むことができる。

本発明において用いられる接着剤としては、フィルム状、液状のいずれの状態のものも用いることができる。フィルム状は、液状のように塗付または印刷法で基板に形成するのではなく、配置するだけで接着工程に入ることができる。すのため、取扱性が容易であるだけでなく、接続端子の高さを考慮した膜厚の制御が容易であるという特徴を有しており、好適である。接着剤としては、熱可塑性高分子や熱、電子線、光などのエネルギーによって硬化する架橋型高分子が好ましく、中でも、エポキシ系樹脂、シアネットエスチル樹脂、イミド系樹脂が好ましい。また、これらの樹脂に可撓性、フィルム形成性を付与する目的で熱可塑性高分子を混合することができる。接着は、加圧、加熱によって行

10

われるので、加熱時の接着剤の溶融粘度が高すぎると接着剤が排除されず、電気的導通を確保できないので、接着剤の接着加熱温度における溶融粘度は1000ポイズ以下にするのが好ましい。

本発明における接着剤は、チップと基板の熱膨張係数の違いに基づく応力を緩和する目的で、接着後の40℃での弾性率が100～4000MPaが好ましく、特に、100～2000MPaであれば特に好ましい。例えば、接着剤として、エポキシ樹脂とイミダゾール系、ヒドラジド系、三フッ化ホウ素ーアミン錯体、スルホニウム塩、アミンイミド、ポリアミンの塩、ジアンジアミド等の潜在性硬化剤の混合物に、接着後の40℃での弾性率が100～1500MPaになるようにアクリルゴムを配合した接着剤が挙げられる。接着剤の接着後の段階に相当する接着フィルム硬化物の弾性率は、例えば、レオロジ（株）製レオスペクトラDVE-4（引っぱりモード、周波数10Hz、5℃/minで昇温、-40℃～250℃まで測定）を使用して測定できる。接着フィルムの硬化は、接着工程時の加熱温度および時間と同じ条件で行い、硬化方法としては、接着剤（フィルム）をオイルバスに浸漬して行うことができる。

本発明で用いるアクリルゴムとしては、アクリル酸、アクリル酸エステル、メタクリル酸エステルまたはアクリロニトリルのうち少なくともひとつをモノマー成分とした重

合体または共重合体があげられ、中でもグリシジルエーテル基を含有するグリシジルアクリレートやグリシジルメタクリレートを含む共重合体系アクリルゴムが好適に用いられる。これらアクリルゴムの分子量は、接着剤の凝集力を高める点から20万以上が好ましい。アクリルゴムの接着剤中の配合量は、15wt%以下であると接着後の40℃での弾性率が2000MPaを越えてしまい、また40wt%以上になると低弾性率化は図れるが接続時の溶融粘度が高くなり接続電極界間、または接続電極と導電粒子界面の溶融接着剤の排除性が低下するため、接続電極間または接続電極と導電粒子間の電気的導通を確保できにくくなる。このため、アクリル配合量としては15～40wt%が好ましい。接着剤に配合されたこれらのアクリルゴムは、ゴム成分に起因する誘電正接のピーク温度が40～60℃付近にあるため、接着剤の低弾性率化を図ることができる。

本発明に用いられる接着剤には、チップのバンプや回路電極の高さばらつきを吸収するために、異方導電性を積極的に付与する目的で導電粒子を分散することもできる。本発明において、導電粒子としては、例えば、Au、Ni、Ag、Cu、Wや、はんだなどの金属粒子、または、これらの金属粒子表面に金やパラジウムなどの薄膜をめっきや蒸着によって形成した金属粒子を用いることができる。また、ポリスチレン等の高分子の球状の核材にNi、Cu、Au、はんだ等の導電層を設けた導電粒子を用いることが

できる。

粒径は、基板の電極の最小の間隔よりも小さいことが必要で、電極の高さばらつきがある場合、高さばらつきよりも大きいことが好ましく、 $1 \mu\text{m} \sim 10 \mu\text{m}$ が好ましい。また、接着剤に分散される導電粒子量は、0.1 ~ 30 体積%であり、好ましくは0.2 ~ 15 体積%である。

本発明における半導体チップの接続電極11には、金、ニッケル、ハンダ等をめっきして突起電極としためっきバンプ、また、金、アルミニウム等の金属ワイヤの先端を熱エネルギーによりボール状とし、このボールを接続端子が構成される半導体チップの電極パッド上に圧着した後、前記金属ワイヤを切断して構成された突起電極であるボールバンプ、はんだボール、溶融はんだ成形バンプ、カラムの半田付け等による突起電極が使用できる。

従来のガラスクロス補強樹脂基材のみで構成された半導体実装用基板のように、

$$T_g \text{ 以下 } (1.5 \sim 2.0) \times 10^{-4} \text{ MPa}$$

$$T_g \text{ 以上 } (4 \sim 10) \times 10^{-3} \text{ MPa}$$

を示す基板では、熱衝撃試験、PCT試験やはんだバス浸漬試験などの信頼性試験中に生じる内部応力によって接続部での接続抵抗の増大や接着剤の剥離を生じる。しかし、本発明の実装基板では、前記第1の絶縁層21のDVE法で測定される弾性率をE1、第2の絶縁層22のDVE法で測定される弾性率をE2とすると、

1 3

E 2 = 0 . 0 1 E 1 ~ 0 . 5 E 1

であるものであるために、前記信頼性試験において生じる内部応力を吸収でき、信頼性試験後においても、接続部での接続抵抗の増大や接着剤の剥離がなく、接続信頼性が大幅に向上する。

一般のガラスエポキシ基材（FR-4グレード）は、X及びY方向の線膨張率が16 ppm／℃であるのに対し、少なくとも1層以上の線膨張率13 ppm／℃以下のガラスクロス補強樹脂製の絶縁層を用いると、実装基板全体の線膨張率が低下するため、半導体チップとの接続部分に生じる内部応力を小さくできる。

本発明における接着剤は、それ自体接続部の内部応力の緩和作用を有するが、本発明での実装基板による応力緩和作用により、40℃での弾性率が100～4000 MPaのものが使用できる。弾性率を100～2000 MPaとすれば、さらに熱衝撃試験、PCT試験やはんだバス浸漬試験などの信頼性試験において生じる内部応力を接着剤で吸収できるため、接続信頼性が大幅に向上する。

本発明の電子部品としては、半導体チップ、トランジスタ、ダイオード、サイリスタ等の能動素子、コンデンサ、抵抗体、コイル等の受動素子が使用される。

実施例 1

X及びY方向の線膨張率が16 ppm／℃、T_gが約170℃、T_g以下の弾性率が 1.8×10^{-4} MPaのガラ

1 4

スクロス・エポキシ樹脂両面銅張り積層板であるMCL-E-679（日立化成工業株式会社製、商品名）の表面銅箔を既存のサブトラクト法で内層回路加工、内層接着処理を施す。次に、該内層回路表面に先にドリル穴加工を施したガラススクロスを有さない銅箔付きエポキシ樹脂接着フィルムMCF-3000E（日立化成工業株式会社製、商品名、 T_g が約130°C、 T_g 以下の弾性率が0.23~0.3×10⁻⁴MPa）を170°C、40kgf/cm²、60分プレス積層接着し、スルーホールをあけ、無電解銅めつき、サブトラクト法による外層回路加工及びはんだコートを施し実装基板を得た。半導体チップは、接続電極としてはんだボールにより突起電極を形成したものを用いた。

この後、半導体チップの突起電極と実装基板とを、接着後の40°Cにおける弾性率が1500MPaの接着剤フィルムにより接続した。まず、接着剤フィルムを転写した後、半導体チップの突起電極と実装基板の半導体チップ搭載用回路（接続用電極端子）との位置合せを行い、半導体チップを180°C、10kgf/cm²の温度及び圧力により20秒間加熱圧着して異方導電フィルムを硬化させた。これによって、接着剤フィルムを介して半導体チップの突起電極と実装基板の半導体チップ搭載用回路とが電気的に接続されると同時に半導体チップと実装基板間は接着剤フィルムの硬化によって、この接続状態が保持される。

このようにして得た半導体チップと実装基板とを接続し

た部材を（－55℃、30分）／（125℃、30分）の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイクル試験1,000回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、100mΩ以下であった。

実施例2

X及びY方向の線膨張率が16ppm/℃、Tgが約170℃、Tg以下の弾性率が 1.8×10^{-4} MPaのガラスクロス・エポキシ樹脂両面銅張り積層板であるMCL-E-679（日立化成工業株式会社製、商品名）の表面銅箔を既存のサブトラクト法で内層回路加工、内層接着処理を施す。次に、該内層回路表面に先にドリル穴加工を施したガラスクロスを有さない銅箔付きエポキシ樹脂接着フィルムMCF-3000E（日立化成工業株式会社製、商品名）を170℃、40kgf/cm²、60分プレス積層接着し、スルーホール孔あけ、無電解銅めっき、サブトラクト法による外層回路加工及び無電解ニッケル／金めっきを施し実装基板を得た。

半導体チップは、接続電極として金ワイヤを電極にボンディング後切断して構成された突起電極であるボールバンプにより突起電極を形成したものを用いた。この後、半導体チップの突起電極に対応する実装基板上の接続電極上に導電性接着剤を塗布・半硬化した。さらに、半導体チップの突起電極と実装基板とを接着後の40℃における弾性率

1 6

が 1 5 0 0 M P a の接着剤フィルムにより接続した。まず、接着剤フィルムを実装基板上に位置合せし貼り付けた後、半導体チップの突起電極と実装基板の半導体チップ搭載用回路との位置合せを行い、半導体チップを 1 8 0 ℃、 1 0 k g f / c m ² の温度及び圧力により 2 0 秒間加熱圧着して接着剤フィルムを硬化させた。これによって、接着剤フィルムを介して半導体チップの突起電極と実装基板の導電性接着剤を塗布した半導体チップ搭載用回路とが電気的に接続されると同時に半導体チップと実装基板間は接着剤フィルムの硬化によって、この接続状態が保持される。

このようにして得た半導体チップと実装基板を接続した部材を (- 5 5 ℃、 3 0 分) / (1 2 5 ℃、 3 0 分) の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイクル試験 1, 0 0 0 回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、 1 0 0 m Ω 以下であった。

実施例 3

X 及び Y 方向の線膨張率が 1 6 p p m / ℃、 T g が約 1 7 0 ℃、 T g 以下の弾性率が 1. 8 × 1 0 ⁻⁴ M P a のガラスクロス・エポキシ樹脂両面銅張り積層板である M C L - E - 6 7 9 (日立化成工業株式会社製、商品名) の表面銅箔を既存のサブトラクト法で内層回路加工、内層接着処理を施す。次に、該内層回路表面に先にドリル穴加工を施したガラスクロスを有さない銅箔付きエポキシ樹脂接着フィ

ルムMCF-3000E（日立化成工業株式会社製、商品名）を170℃、40kgf/cm²、60分プレス積層接着し、スルーホール孔あけ、無電解銅めっき、サブトラクト法による外層回路加工及び無電解ニッケル／金めっきを施し実装基板を得た。

半導体チップの接続電極として金めっきにより突起電極を形成したものを用いた。この後、半導体チップの突起電極と実装基板とを接着後の40℃における弾性率が1, 500 MPaの異方導電フィルムにより接続する。まず、実装基板に異方導電フィルムを転写した後、半導体チップの突起電極と実装基板の半導体チップ搭載用回路との位置合せを行い、半導体チップを180℃、10kgf/cm²の温度及び圧力により20秒間加熱圧着して異方導電フィルムを硬化させる。これによって、異方導電フィルムを介して半導体チップの突起電極と実装基板の半導体チップ搭載用回路とを電気的に接続されると同時に半導体チップと実装基板間は異方導電フィルムの接着剤の硬化によって、この接続状態を保持する。

このようにして得た半導体チップと実装基板を接続した部材を（-55℃、30分）／（125℃、30分）の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイクル試験1,000回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、100mΩ以下であった。

実施例 4

実施例 1～3において、ガラスクロス・エポキシ樹脂両面銅箔張り積層板を、X 及び Y 方向の線膨張率が 9～11 ppm/°C、Tg 以下の弾性率が 2.2×10^4 MPa のガラスクロス・エポキシ樹脂両面銅張り積層板である MC-L-E-679LD（日立化成工業株式会社製、商品名）に変更したこと以外は実装基板を同様に加工し、実施例 1、2、3 と同様の半導体チップ、接着剤フィルムないし異方導電接着剤フィルム実装条件で、半導体チップと実装基板を接続した。

このようにして得た半導体チップと実装基板を接続した部材を (-55°C、30 分) / (125°C、30 分) の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイクル試験 1,000 回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、 $50\text{ m}\Omega$ 以下であった。

実施例 5

実施例 4において、接着剤フィルムないし異方導電接着剤フィルムを接着後の 40°C における弾性率が 1200 MPa を示す異方導電フィルムを用いた以外は実施例 4 と同様にして、半導体チップと実装基板を接続した。

このようにして得た半導体チップと実装基板を接続した部材を (-55°C、30 分) / (125°C、30 分) の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイク

ル試験 1, 000 回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、 $50 \text{ m}\Omega$ 以下であった。

実施例 6

実施例 4において、内層回路基板の加工後にガラスクロスを有さないエポキシ接着フィルム AS - 3000（日立化成工業株式会社製、商品名、 T_g が約 130°C 、 T_g 以下の弾性率が $0.23 \sim 0.3 \times 10^4 \text{ MPa}$ ）とガラスクロスを有さない銅箔付きエポキシ接着フィルム MCF - 3000E（日立化成工業株式会社製、商品名）とをこの順に載置し、積層接着、スルーホール穴あけ、外層回路加工した他は実施例 4 と同様にして、半導体チップと実装基板を接続した。このようにして得た半導体チップと実装基板を接続した部材を (-55°C 、30分) / (125°C 、30分) の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイクル試験 1, 000 回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、 $50 \text{ m}\Omega$ 以下であった。

比較例

実施例 1～3において、実装用基板として、X 及び Y 方向の線膨張率が $16 \text{ ppm}/^\circ\text{C}$ のガラスクロス・エポキシ樹脂両面銅張り積層板である MCL - E - 679（日立化成工業株式会社製、商品名）を回路加工したもの用い、それ以外は実施例 1 と同様にして半導体チップと実装基板

2 0

を接続した。

このようにして得た半導体チップと実装基板を接続した部材を（-55℃、30分）／（125℃、30分）の条件で繰り返す冷熱サイクル試験に曝した。この冷熱サイクル試験1,000回後の半導体チップの突起電極と実装基板の半導体チップ搭載用回路の接続抵抗を測定したところ、 1Ω 以上であった。

請求の範囲

1. 実装基板と、その実装基板に搭載される少なくとも1の電子部品とを有し、

前記電子部品は、前記実装基板と接する側に接続電極を有し、

前記実装基板は、その表面に、搭載すべき電子部品の接続電極に対応する接続用電極端子を有し、

前記電子部品は、前記実装基板表面の搭載すべき位置の前記接続用電極端子上に、それ自身の接続電極を対応させて載置され、前記電子部品の前記接続電極が形成されている面と前記実装基板表面とが接着剤を介して接着固定され、前記接続用電極端子と前記電子部品の接続電極とが電気的に接続されて構成される電子部品装置において、

前記実装基板は、

複数層の絶縁層と、

前記各絶縁層を介して配置される複数層の配線層と、

予め定められた前記配線層間を電気的に接続するため、前記絶縁層のうちの少なくとも一部の層を貫通して設けられる導体とを有し、

前記複数層の絶縁層は、

ガラス基材で補強された樹脂で構成される少なくとも1層以上の第1の絶縁層と、

最外層として、少なくとも前記電子部品が接着固定され

る側の 1 層を構成する第 2 の絶縁層とを有し、

前記第 1 の絶縁層の D V E 法で測定される貯蔵弾性率を E 1 、前記第 2 の絶縁層の D V E 法で測定される貯蔵弾性率を E 2 とすると、

$$E_2 = 0.01 E_1 \sim 0.5 E_1$$

であることを特徴とする電子部品装置。

2. 第 2 の絶縁層の D V E 法で測定される貯蔵弾性率 E 2 が、

$$25^\circ\text{C} \quad 10^{-2} \sim 10^{-4} \text{ MPa}$$

$$100^\circ\text{C} \quad 10^{-1} \sim 10^{-3} \text{ MPa}$$

である請求項 1 記載の電子部品装置。

3. 第 1 の絶縁層の少なくとも 1 つが、平面方向の線膨張率が $13 \text{ ppm}/^\circ\text{C}$ 以下の絶縁層である請求項 1 又は 2 記載の電子部品装置。

4. 接着剤が、接着後の 40°C での貯蔵弾性率が $100 \sim 4000 \text{ MPa}$ の接着剤である請求項 1 ~ 3 各項記載の電子部品装置。

5. 接着剤が、少なくともエポキシ樹脂、アクリルゴム及び潜在性硬化剤を含有する請求項 1 ~ 4 各項記載の電子部品装置。

6. 接着剤に $0.2 \sim 1.5$ 体積 % の導電粒子が分散されている請求項 5 記載の電子部品装置。

7. 電子部品が半導体チップである請求項 1 ~ 6 各項記載の電子部品装置。

1/1

図1

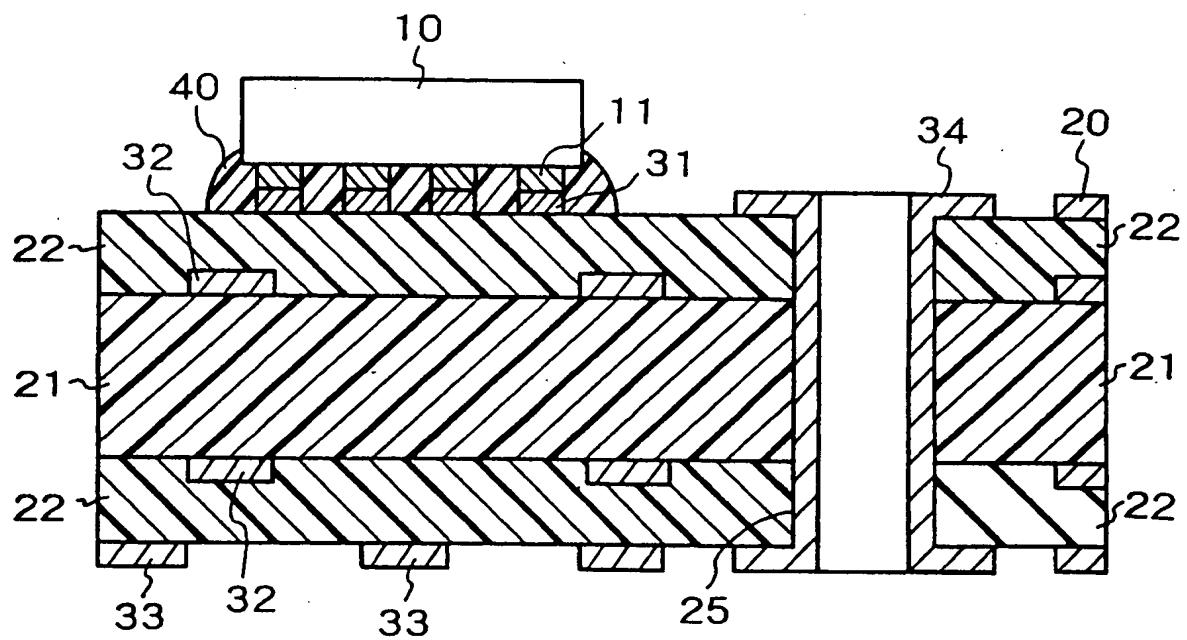
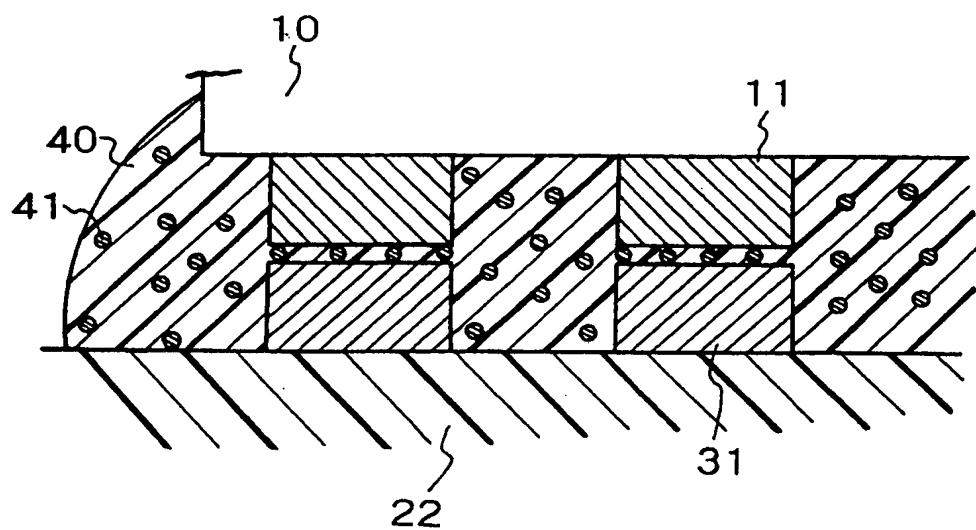


図2



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/04003

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H01L21/60

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H01L21/60, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926 - 1996
Kokai Jitsuyo Shinan Koho	1971 - 1997

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 8-124965, A (Oki Electric Industry Co., Ltd.), May 17, 1996 (17. 05. 96) (Family: none)	1 - 7
A	JP, 7-231050, A (Matsushita Electric Industrial Co., Ltd.), August 29, 1995 (29. 08. 95) & EP, 94119486, A	1 - 7

 Further documents are listed in the continuation of Box C. See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search

January 26, 1998 (26. 01. 98)

Date of mailing of the international search report

February 3, 1998 (03. 02. 98)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類(国際特許分類(IPC))

Int.Cl⁶ H01L 21/60

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int.Cl⁶ H01L 21/60, H05K 3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-1997年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 8-124965, A (沖電気工業株式会社) 17. 5月. 1996 (17. 05. 96), (ファミリーなし)	1-7
A	J P, 7-231050, A (松下電器産業株式会社) 29. 8月. 1995 (29. 08. 95) & E P, 94119486, A	1-7

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたものの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

26. 01. 98

国際調査報告の発送日

03.02.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

川真田 秀男



4 E 7220

電話番号 03-3581-1101 内線 3426